

PATENT
2450-0571P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: PENG, Fang-Chin Conf.:
Appl. No.: NEW Group:
Filed: October 20, 2003 Examiner:
For: LAYOUT FOR A LINE IMAGE SENSOR

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

October 20, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN	091216831	October 21, 2002

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

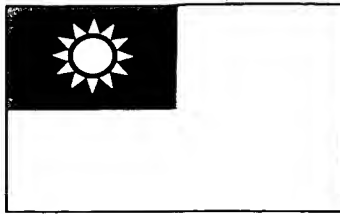
BIRCH, STEWART, KOLASCH & BIRCH, LLP

By  #39,535
Joe McKinney Muncy, #32,334

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

KM/smt
2450-0571P

Attachment(s)



PENG

October 20, 2003

703-205-8000

2450-0571P

1041

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 10 月 21 日
Application Date

申請案號：091216831
Application No.

申請人：義統電子股份有限公司
Applicant(s)

局 長

Director General

蔡 練 生

發文日期：西元 2003 年 6 月 12 日
Issue Date

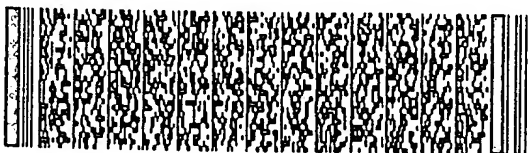
發文字號：09220578160
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

新型專利說明書

一、 新型名稱	中文	線型影像感測器之佈局
	英文	A layout for a line image sensor
二、 創作人	姓名 (中文)	1. 彭芳情
	姓名 (英文)	1. Fang-Chin PENG
	國籍	1. 中華民國
	住、居所	1. 新竹科學園區創新一路12號6樓
三、 申請人	姓名 (名稱) (中文)	1. 義統電子股份有限公司
	姓名 (名稱) (英文)	1. Etoms Electronics Corp.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學園區創新一路12號6樓
	代表人 姓名 (中文)	1. 黃志國
	代表人 姓名 (英文)	1.

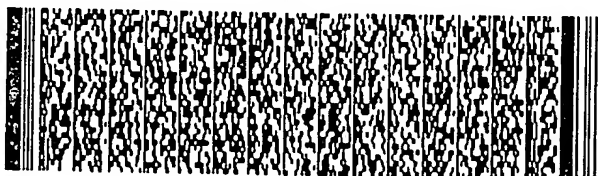


四、中文創作摘要 (創作之名稱：線型影像感測器之佈局)

本創作係為一種線型影像感測器之佈局，係運用像素交錯排列的方式，將數列像素交錯對應排列，可提高單位長度的解析度。

英文創作摘要 (創作之名稱：A layout for a line image sensor)

A layout for a line image sensor utilizing an interlacing structure, which a plurality of pixels being placed into several rows and each pixel in the row is interlacing with other two pixels in another row respectively in space. The invention can raise the resolution of the image line sensor.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

五、創作說明 (I)

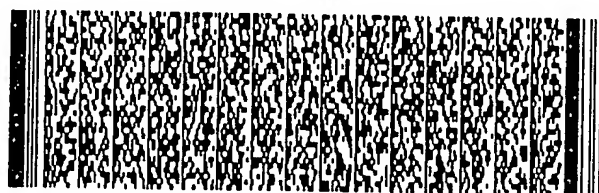
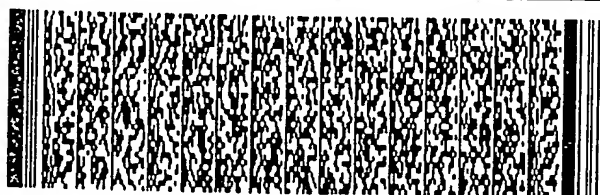
【創作之應用領域】

本創作係關於一種影像感測器之佈局，特別是關於一種線型影像感測器之佈局。

【創作背景】

一般來講，影像感測器(image sensor)區分為兩種：線型(line)與面型(area)，這兩種影像感測器的用途不甚相同。面型影像感測器主要用在如數位相機、數位攝影機、動作偵測等等；線型影像感測器則主要應用在條碼(bar code)閱讀與掃瞄器(scanner)上。其中，製作影像感測器的技術主要有兩種：CCD(Charge-Couple Device，電荷耦合元件)、CMOS(Complemental Metal-Oxide Semiconductor，互補式金氧半導體)。在市場的發展上，目前以CCD影像感測器為主，而未來，CMOS影像感測器則有超越CCD影像感測器的發展趨勢。

然而，不論是CCD影像感測器或者是CMOS影像感測器，在線性影像感測器的像素佈局(Layout)上，係採用如「第1圖」的架構。請參考「第1圖」，線型影像感測器10的像素(pixel)排列方式，係以直線排列的方式，將所有像素12排成一直線，每個像素的寬度(含間隙14)為 d ，像素與像素之間則有一定的間隙14。於是，線型影像感測器10的長度就取決於像素數以及像素寬度的寬度 d 。此種佈局方式相當簡單，不過，在需要較高解析度時，亦即，像素較多時(例如，1024個像點)，會有影像感測器長度變長的問題。於是，在晶片製作過程中，會由於單向長度太長



五、創作說明 (2)

而使得生產良率(Yield Rate)降低。

【創作之目的與概述】

鑑於以上習知技術的問題，本創作提供一種線型影像感測器之佈局，可在既有的技術限制下，達到較高解析度的目的。

為達上述目的，本創作所提供之線型影像感測器，其特徵在於：線型影像感測器係由多個像素排成兩列而形成，以提高其解析度，且兩列像素係以交錯方式對應排列。

此外，本創作提供一種線型影像感測器，其特徵亦在於：線型影像感測器係由多個像素排成兩平行列而形成，以提高其解析度，且兩平行列像素每一列之像素排列方式，係以緊密方式排列，其中，兩列像素與像素之間係以交錯方式對應排列。

另外，本創作另提供一種線型影像感測器，其特徵亦在於：線型影像感測器係由多個像素排成兩個以上平行列而形成，以提高其解析度，且該兩個以上平行列像素每一列之像素排列方式，係以緊密方式排列，其中，該兩個以上平行列像素與像素之間係以交錯方式對應排列。

其中，影像感測器可運用電荷耦合元件(CCD)技術製作或者是互補式金氧半導體(CMOS)技術製作。

為讓本創作之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉數個較佳實施例，並配合所附圖式，作詳細說明如下：

【創作之詳細說明】



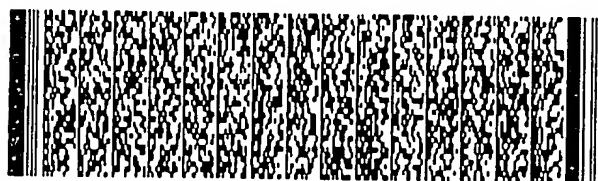
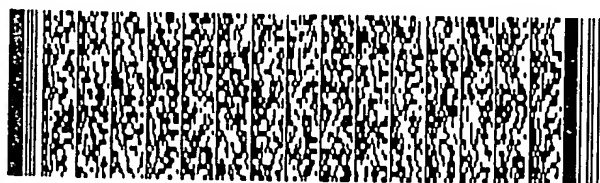
五、創作說明 (3)

由於影像感測器的佈局，所佔面積最大者為感測器的部分，也就是，整個像素的面積幾乎都被感測器的部分所佔去。其他如讀取電路(read out circuit)、放大器、ADC(類比數位轉換器)等，則因感測器的類型而有不同的佈局方法。亦即，本創作主要重點著重於像素當中的感測器部分的佈局。

請參考「第2圖」，本創作之線型影像感測器之佈局第一實施例示意圖。為了讓本創作能在相同的技術條件下，達到較高解析度的目的，本創作利用交錯式的像素排列方式，進而在較小的面積下，得到高解析度的影像資料。

從「第2圖」可以清楚看到，線型影像感測器20的像素被分為兩列：第一像素列20a與第二像素列20b。觀察「第2圖」可發現，第一像素列20a與第二像素列20b的像素之間係以交錯排列的方式。亦即，從方向A看到的像素數是第一像素列20a與第二像素列20b的總和，亦即，像素依序排列。所以，在設計上，最佳的狀況是第一像素列20a與第二像素列20b的每個像素，其像素中心正對應於另一列的間隙中心，亦即，如虛線L所示。不過，在設計上，是可允許其有適當的偏移的。

於是，在相同的條件下，亦即，像素寬度d不變，像素22大小與其間隙24(等同於間隙14)不變的情況下，本創作可在比習知相同的感測器長度條件下，得到較高解析度的效果。以上、下各512個像點為例，運用本創作達到的



五、創作說明 (4)

解析度為1024點。反過來說，以1024個像點來說，本創作僅運用了原先設計的一半長度。如此，可使得生產良率提升。

請參考「第3圖」，本創作之線型影像感測器之佈局第二實施例示意圖。從「第3圖」可以清楚看到，線型影像感測器30的像素被分為三列：第一像素列30a、第二像素列30b與第三像素列30c。觀察「第3圖」可發現，第一像素列30a、第二像素列30b與第三像素列30c的像素之間係以交錯排列的方式。亦即，從方向A看到的像素數是第一像素列30a、第二像素列30b與第三像素列30c的總和，亦即，像素依序排列。所以，在設計上，最佳的狀況是第二像素列30b與第三像素列30c的每個像素，其像素邊緣分別正對應於第一像素列30a像素寬度的三分之一與三分之二位置處，亦即，如虛線L1、L2所示者。不過，在設計上，是可允許其有適當的偏移的。

於是，在相同的條件下，亦即，像素寬度d不變，亦即，像素32大小與其間隙34(等同於間隙14)不變的情況下，本創作可在比習知相同的感測器長度條件下，得到較高解析度的效果。以上、中、下各512個像點為例，運用本創作達到的解析度為1536點。反過來說，以1536個像點來說，本創作僅運用了原先設計的三分之一長度。如此，可使得生產良率提升。

在相同的概念下，事實上，可以運用多列的方式來達到高解析度的線型影像感測器的目的。例如，四列、五列

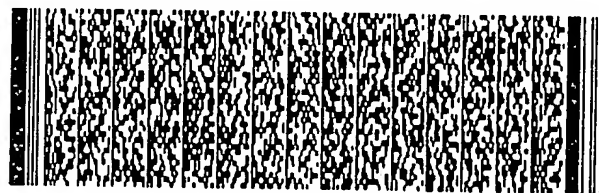
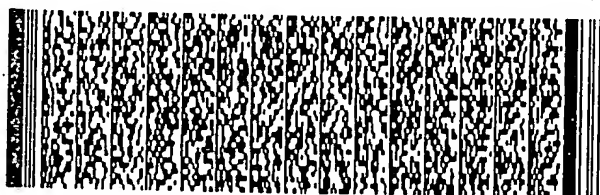


五、創作說明 (5)

等等，端視設計者對影像解析度的要求，以及線性感測器的規格而定。而在多列的情形下，同樣必須符合從A方向看過去，每個像素係為依序排列的情形，方符合線性感測器的感測應用。

此外，除了平行緊密的排列方式外，運用相同的概念，尚可發展出其他不同類型的佈局方式。請參考「第4圖」，本創作之線型影像感測器之佈局第三實施例示意圖。從「第4圖」可以清楚看到，線型影像感測器20的像素被分為兩列：第一像素列40a與第二像素列40b。觀察「第4圖」可發現，第一像素列40a與第二像素列40b的像素之間係以交錯排列的方式。此實施例與前述兩種實施例不同的是，第一像素列40a與第二像素列40b兩者的排列除了交錯之外，並有像素穿插的情形，如此，可節省空間，並讓此錯開的兩列更像"線"。同樣地，從方向A看到的像素數是第一像素列40a與第二像素列40b的總和。此實施例更可擴張到上述的多列情形，例如，四列、八列等等。設計原則為，從A方向看過去的像素總數為各列的總和，亦即，像素依序排列。

於是，在相同的條件下，亦即，像素寬度d不變，像素42大小與其間隙44(等同於間隙14)不變的情況下，本創作可在比習知相同的感測器長度條件下，得到較高解析度的效果。以上、下各512個像點為例，運用本創作達到的解析度為1024點。反過來說，以1024個像點來說，本創作僅運用了原先設計的一半長度。如此，可使得生產良率提



五、創作說明 (6)

升。

【創作之功效】

透過運用本創作之技術，可在相同的技術，亦即，在相同的像素大小下，達到較高解析度的功效；或者在相同像素數下，以相同技術縮小感測器長度，進而使得生產良率提高。

雖然本創作之較佳實施例揭露如上所述，然其並非用以限定本創作，任何熟習相關技藝者，在不脫離本創作之精神和範圍內，當可作些許之更動與潤飾，因此本創作之專利保護範圍須視本說明書所附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖係為習知線型影像感測器之佈局示意圖；

第2圖係為本創作之線型影像感測器之佈局第一實施例示意圖；

第3圖係為本創作之線型影像感測器之佈局第二實施例示意圖；及

第4圖係為本創作之線型影像感測器之佈局第三實施例示意圖。

【圖示符號說明】

10	線型影像感測器
12	像素
14	間隙
20	線型影像感測器
20a	第一像素列
20b	第二像素列
22	像素
24	間隙
30	線型影像感測器
30a	第一像素列
30b	第二像素列
30c	第三像素列
32	像素
34	間隙
40	線型影像感測器
40a	第一像素列



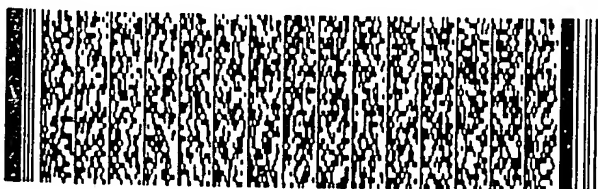
圖式簡單說明

40b	第 二 像 素 列
42	像 素
44	間 隙
d	像 素 寬 度
L	虛 線
L1	虛 線
L2	虛 線



六、申請專利範圍

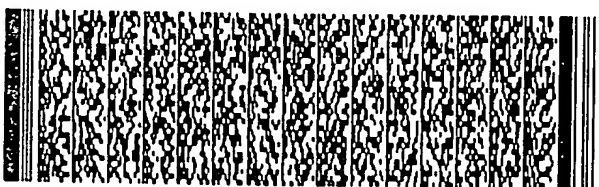
1. 一種線型影像感測器之像素佈局，其特徵在於：該線型影像感測器係由複數個像素排成兩列而形成以提高其解析度，且該兩列像素係以交錯方式對應排列。
2. 如申請專利範圍第1項所述之線型影像感測器之像素佈局，其中該兩列像素係為平行排列。
3. 如申請專利範圍第1項所述之線型影像感測器之像素佈局，其中該兩列像素係為平行排列且每個該兩列像素中之像素係穿插於另一列之兩像素之間。
4. 如申請專利範圍第1項所述之線型影像感測器之像素佈局，其中該線型影像感測器係運用電荷耦合元件(CCD)技術製作。
5. 如申請專利範圍第1項所述之線型影像感測器之像素佈局，其中該線型影像感測器係運用互補式金氧半導體(CMOS)技術製作。
6. 一種線型影像感測器之像素佈局，其特徵在於：該線型影像感測器係由複數個像素排成兩個以上偶列而形成以提高其解析度，且每個該偶列像素係以交錯方式對應排列，所有列之像素係以交錯方式排列。
7. 如申請專利範圍第6項所述之線型影像感測器之像素佈局，其中該偶列像素係為平行排列。
8. 如申請專利範圍第6項所述之線型影像感測器之像素佈局，其中該偶列像素係為平行排列且每個該偶列像素中之像素係穿插於另一列之兩像素之間。
9. 如申請專利範圍第6項所述之線型影像感測器之像素佈



六、申請專利範圍

局，其中該線型影像感測器係運用電荷耦合元件(CCD)技術製作。

10. 如申請專利範圍第6項所述之線型影像感測器之像素佈局，其中該線型影像感測器係運用互補式金氧半導體(CMOS)技術製作。
11. 一種線型影像感測器之像素佈局，其特徵在於：該線型影像感測器係由複數個像素排成兩平行列而形成以提高其解析度，且該兩平行列像素每一列之像素排列方式，係以緊密方式排列，其中，該兩平行列像素與像素之間係以交錯方式對應排列。
12. 如申請專利範圍第11項所述之線型影像感測器之像素佈局，其中該線型影像感測器係運用電荷耦合元件(CCD)技術製作。
13. 如申請專利範圍第11項所述之線型影像感測器之像素佈局，其中該線型影像感測器係運用互補式金氧半導體(CMOS)技術製作。
14. 一種線型影像感測器之像素佈局，其特徵在於：該線型影像感測器係由複數個像素排成兩個以上平行列而形成以提高其解析度，且該兩個以上平行列像素每一列之像素排列方式，係以緊密方式排列，其中，該兩個以上平行列像素與像素之間係以交錯方式對應排列。
15. 如申請專利範圍第14項所述之線型影像感測器之像素佈局，其中該線型影像感測器係運用電荷耦合元件



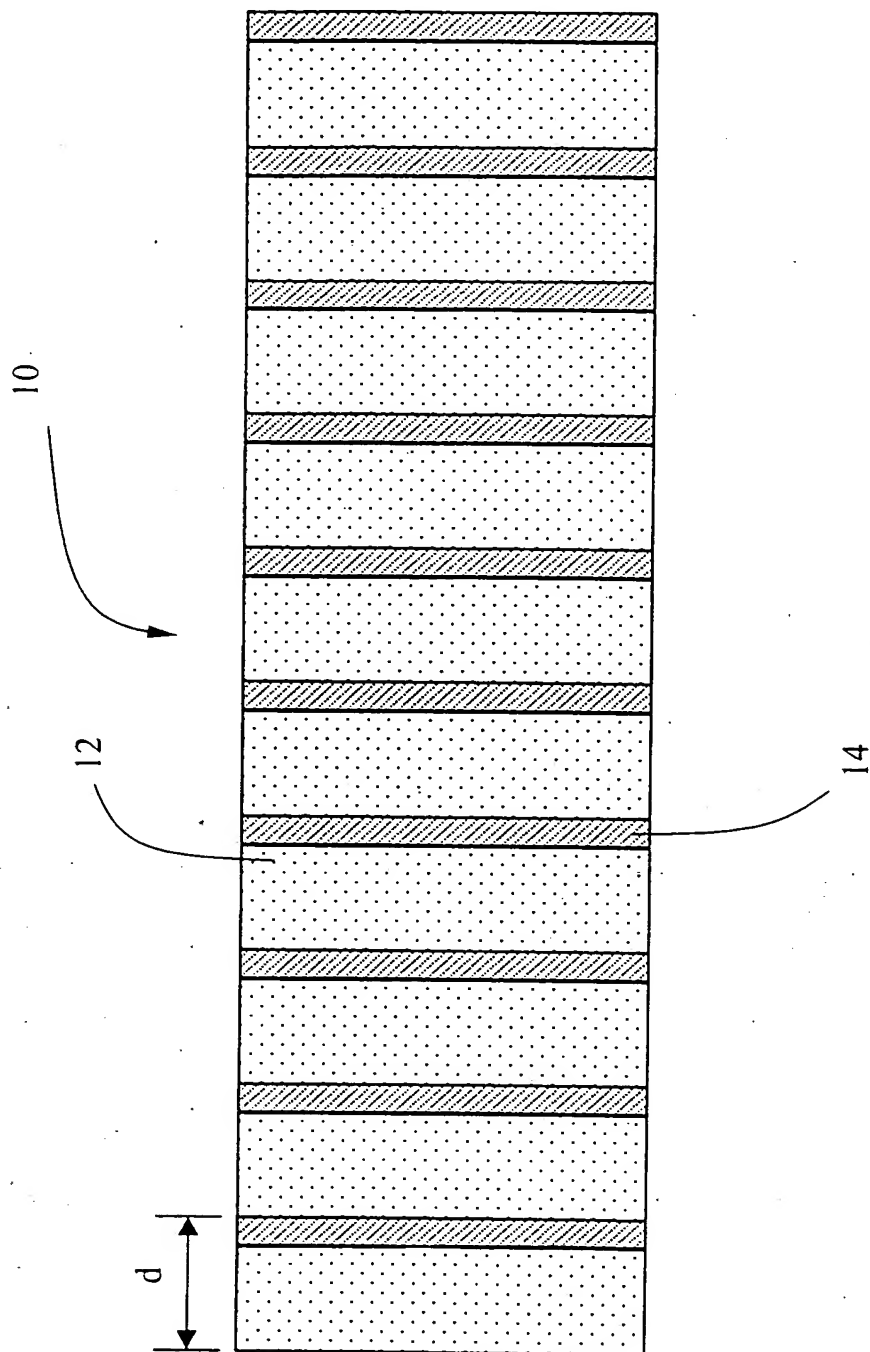
六、申請專利範圍

(CCD) 技術製作。

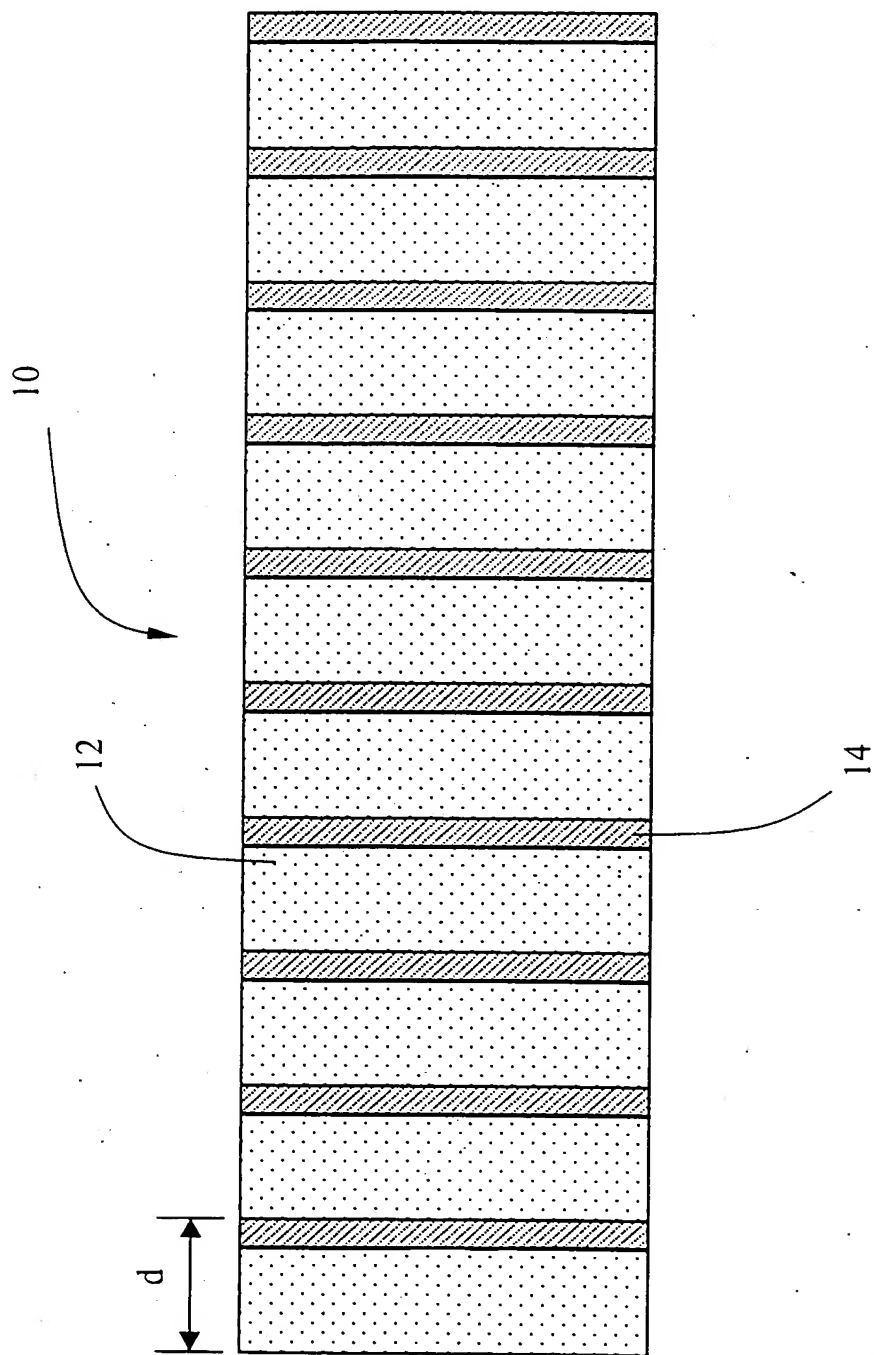
16. 如申請專利範圍第14項所述之線型影像感測器之像素佈局，其中該線型影像感測器係運用互補式金氧半導體(CMOS)技術製作。



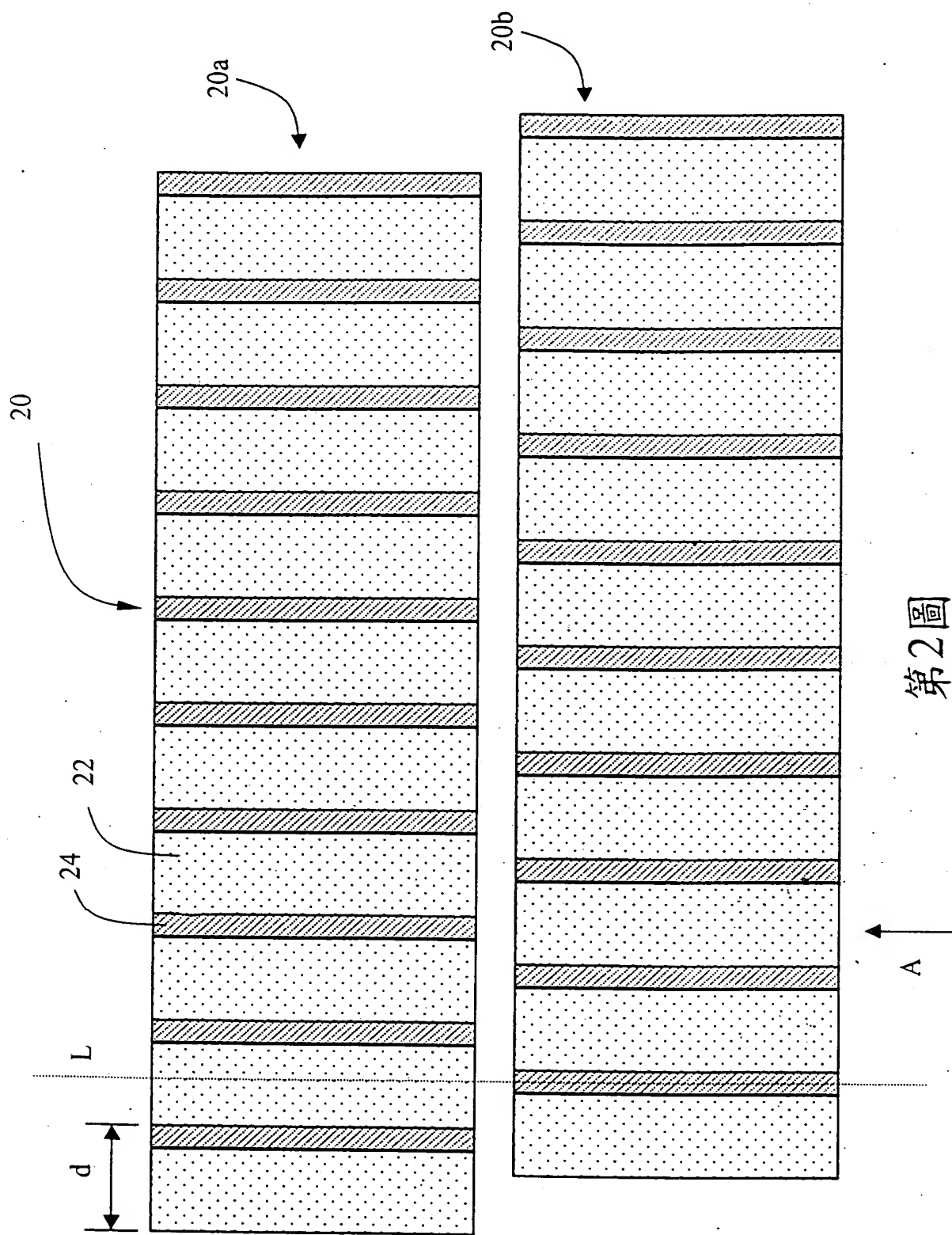
圖式



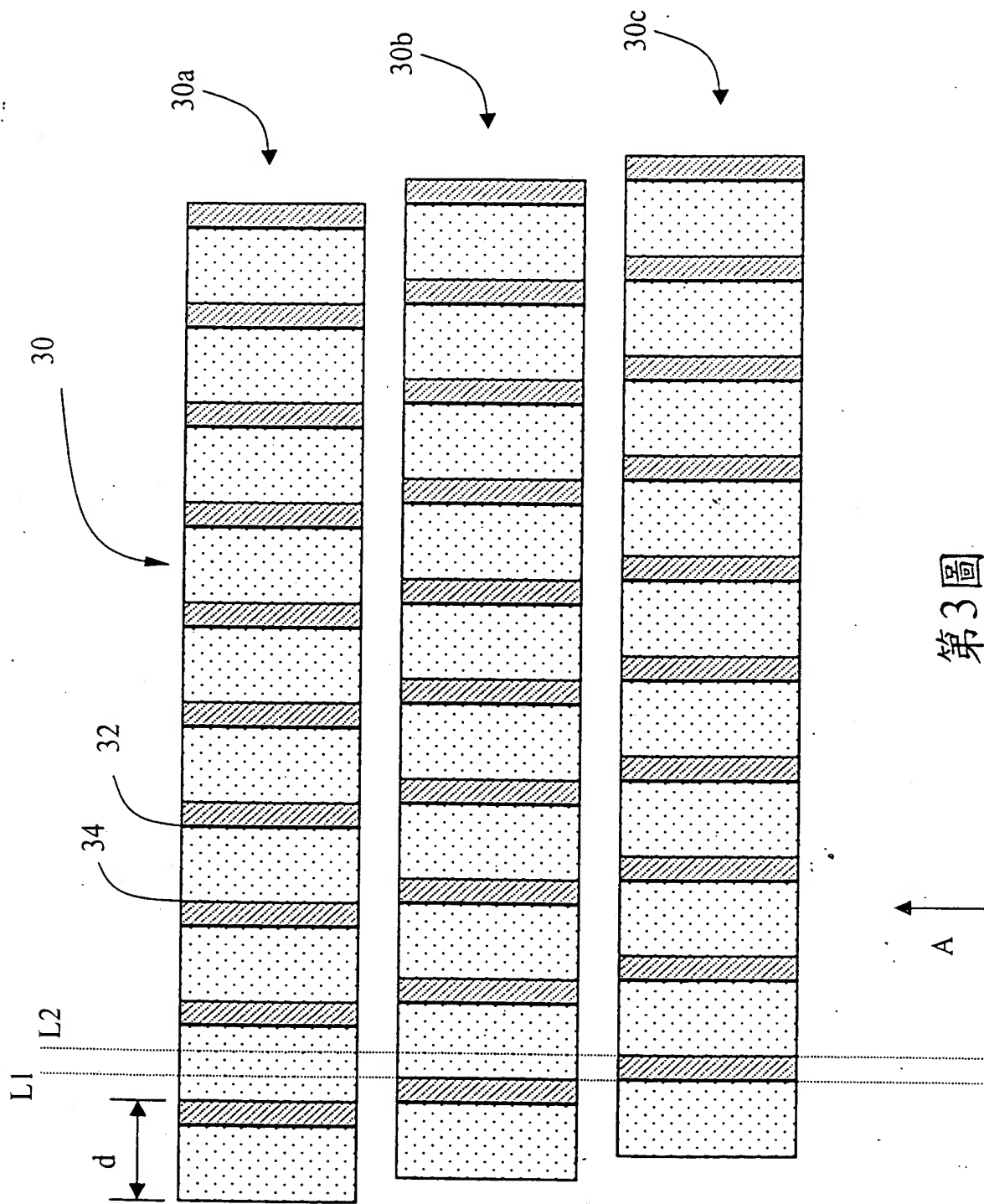
第1圖



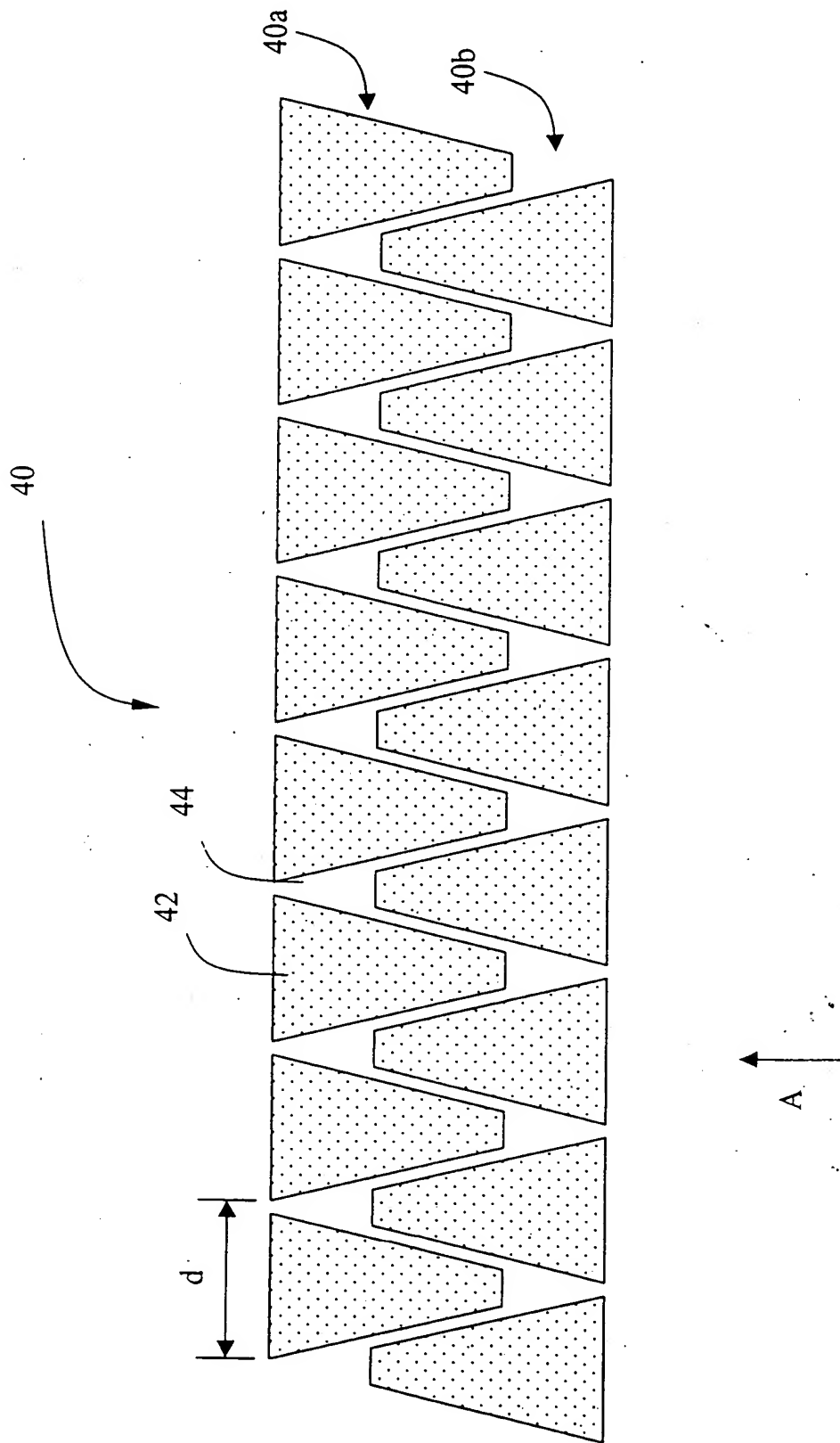
第1圖



第2圖



第3圖

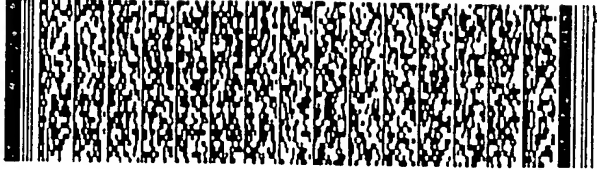


第4圖

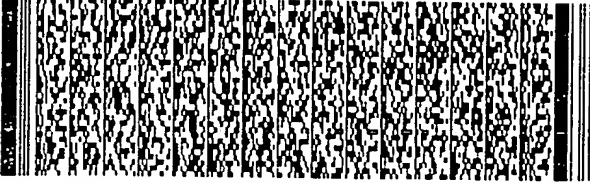
第 1/14 頁



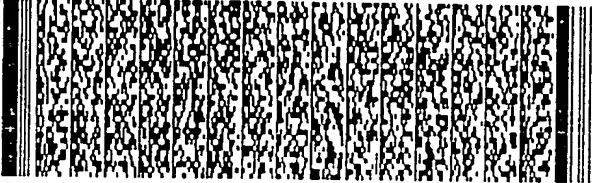
第 2/14 頁



第 4/14 頁



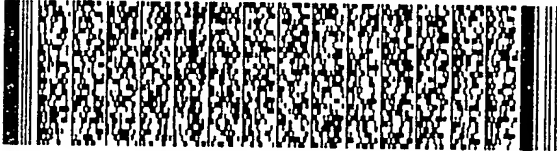
第 4/14 頁



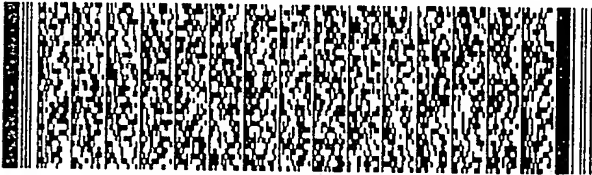
第 5/14 頁



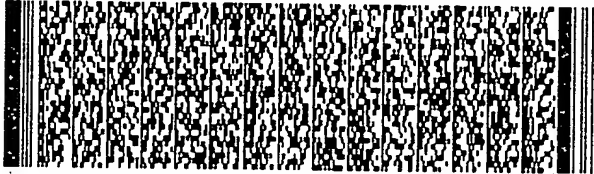
第 5/14 頁



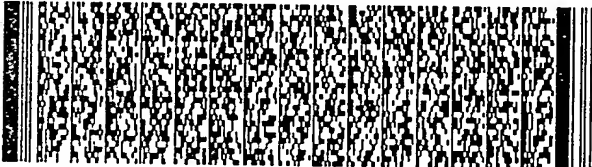
第 6/14 頁



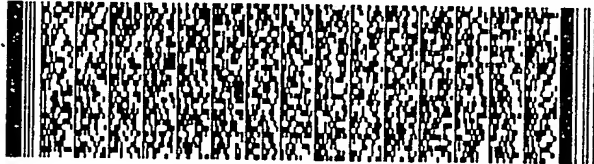
第 6/14 頁



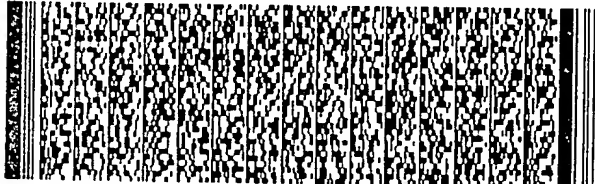
第 7/14 頁



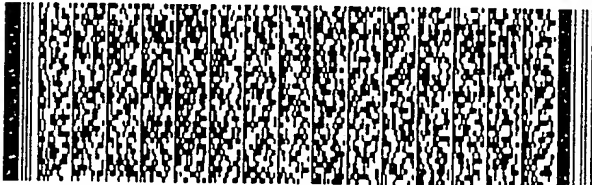
第 7/14 頁



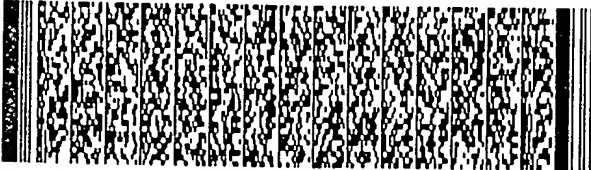
第 8/14 頁



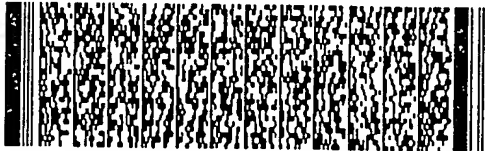
第 8/14 頁



第 9/14 頁



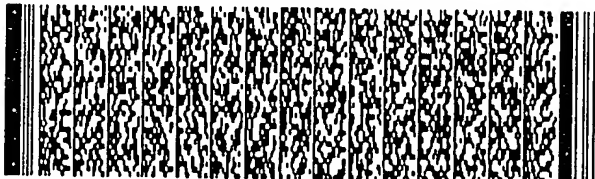
第 10/14 頁



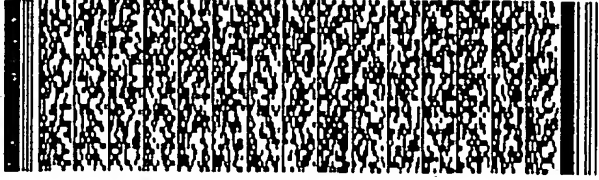
第 11/14 頁



第 12/14 頁



第 13/14 頁



第 14/14 頁

